

ELECTRONIC MUSICAL INSTRUMENT

Publication number: JP56047084

Publication date: 1981-04-28

Inventor: NAKADA AKIRA; OKAMOTO EISAKU; SUGIURA TOSHIO; YOSHIDA KIYOSHI

Applicant: NIPPON MUSICAL INSTRUMENTS MFG

Classification:

- **international:** G09B15/00; G10G1/00; G10H1/18; G09B15/00;
G10G1/00; G10H1/18; (IPC1-7): G09B15/00; G10G1/00;
G10H1/18

- **european:**

Application number: JP19790122775 19790925

Priority number(s): JP19790122775 19790925

Report a data error here

Abstract not available for JP56047084

Data supplied from the **esp@cenet** database - Worldwide

⑯ 日本国特許庁 (JP)
⑰ 公開特許公報 (A)

⑮ 特許出願公開
昭56—47084

⑯ Int. Cl.³
G 09 B 15/00
G 10 G 1/00
G 10 H 1/18

識別記号

府内整理番号
6379—2C
6912—5D
7350—5D

⑯ 公開 昭和56年(1981)4月28日
発明の数 4
審査請求 未請求

(全 14 頁)

④ 電子楽器

⑤ 特願 昭54—122775
⑥ 出願 昭54(1979)9月25日
⑦ 発明者 中田皓
浜松市中沢町10番1号日本楽器
製造株式会社内
⑧ 発明者 岡本栄作
浜松市中沢町10番1号日本楽器
製造株式会社内

⑨ 発明者 杉浦敏夫

浜松市中沢町10番1号日本楽器
製造株式会社内

⑩ 発明者 吉田清

浜松市中沢町10番1号日本楽器
製造株式会社内

⑪ 出願人 日本楽器製造株式会社
浜松市中沢町10番1号

⑫ 代理人 弁理士 伊沢敏昭

明細書

発明の名称 電子楽器

特許請求の範囲

1. 演奏情報記憶手段から読み出された演奏情報と鍵盤操作により得られた押鍵情報に基づいてそれぞれ楽音信号を合成し、発音させるようにした電子楽器において、前記演奏情報と前記押鍵情報を比較して両者が一致するたびに一致信号を送出する一致検出回路と、前記一致信号に応じて前記演奏情報に基づく楽音信号の音量特性を変化させる音量変更回路とを設けたことを特徴とする電子楽器。
2. 特許請求の範囲第1項に記載の電子楽器において、前記音量変更回路は、前記演奏情報に基づく楽音信号と、この楽音信号に対して前記一致信号に応じて所定の振幅エンベロープを付加した信号とを加算するように構成されていることを特徴とする電子楽器。

3. 特許請求の範囲第1項に記載の電子楽器において、前記音量変更回路は、前記一致信号に応じて前記演奏情報に基づく楽音信号の振幅エンベロープを変更するように構成されていることを特徴とする電子楽器。

4. 演奏情報記憶手段から読み出された演奏情報と鍵盤操作により得られた押鍵情報に基づいてそれぞれ楽音信号を合成し、発音させるようにした電子楽器において、前記演奏情報と前記押鍵情報を比較して両者が一致するたびに一致信号を送出する一致検出回路と、前記一致信号に応じて前記演奏情報に基づく楽音信号の音量特性を変化させる音量変更回路と、前記演奏情報に基づいて鍵盤上で操作すべき鍵の位置を表示する手段とを設けたことを特徴とする電子楽器。

5. 演奏情報記憶手段から読み出された演奏情報と鍵盤操作により得られた押鍵情報に基づいてそれぞれ楽音信号を合成し、発音させるようにした電子楽器において、前記演奏情報と前記押

記憶情報とを比較して両者が一致するたびに一致信号を送出する一致検出回路と、前記一致信号に応じて前記演奏情報に基づく楽音信号の音量特性を変化させる音量変更回路と、前記演奏情報に基づいて使用すべき指を表示する手段とを設けたことを特徴とする電子楽器。

6. 演奏情報記憶手段から読み出された演奏情報と鍵盤操作により得られた押鍵情報とにに基づいてそれぞれ楽音信号を合成し、発音させるようにした電子楽器において、前記演奏情報と前記押鍵情報を比較して両者が一致するたびに一致信号を送出する一致検出回路と、前記一致信号に応じて前記演奏情報に基づく楽音信号の音量特性を変化させる音量変更回路と、前記演奏情報に基づいて楽音信号が合成され、発音されるのに伴つて自動的に伴奏音を奏出する手段とを設けたことを特徴とする電子楽器。

発明の詳細な説明

この発明は、演奏教育、特に独習用として用い

(3)

りえないという問題が生じた。

この発明の目的は、かかる問題を解決した新規な電子楽器を提供することにある。

この発明は、コード化した記憶情報に基づいて自動演奏音を発生させるようにした電子楽器において、自動演奏音と鍵盤操作による演奏音との一致を音量変化により練習者に知らせるようにしたことを特徴とするもので、以下、添付図面に示す実施例について詳述する。

第1図は、この発明の一実施例による電子楽器を示すもので、10は演奏情報記憶用のランダム・アクセス・メモリ(RAM)であり、これには、図示しない記録媒体、例えば磁気テープ又は磁気カード(これらは必要に応じて譜面の下部や裏面等に貼着しておくことができる)からコード化された演奏情報が周知の方法で書き込まれている。なお、RAM10に代えて所要の演奏情報を記憶したROM(リード・オンリイ・メモリ)を用いてもよい。

RAM10に書き込まれる演奏情報は、第2図に示

るに好適な電子楽器に関し、特に記憶情報に基づいて奏出される模範演奏音と練習者の鍵盤操作に基づいて奏出される演奏音との一致を音量変化によって練習者に知らせることにより聴音能力の向上を図るようとしたものである。

従来、例えば磁気テープなどに模範演奏音を記録しておき、その模範演奏音を適宜再生しながら演奏練習を行なえるようにした電子楽器はすでに提案されている(例えば、特公昭46-36688号公報参照)。しかしながら、このような電子楽器では、録音ないし再生の過程で音質の劣化が生じやすいと共に、たとえ同一曲を録音する場合でも録音の都度記録内容が異なりやすく、良質で一定した模範演奏音を得難い欠点がある。

このような欠点をなくすため、コード化した記憶情報に基づいて自動演奏音を発生させ、この自動演奏音を模範演奏音として演奏練習を行なうことが試みられたが、この場合、練習者は自動演奏音を追つかけて鍵盤操作するだけであり、自分の鍵盤操作が適正になされているか否かを容易に知

(4)

すように各々並列8ビットの上鍵盤(ロK)データ、運指データ及び符長(音符の長さ)データを1組として、これをD₁～D_nのn組(nは任意の整数)含んで成り、最後の組D_nの符長データの次に終りデータが配置されるようになっている。各データは、第3図(a)～(d)に示すように上位2ビットがデータ種別を表わし、下位6ビットがデータ内容を表わすようになっている。すなわち、ロKデータは、第3図(b)に示すように上位2ビットが「10」でロKマークを表わし、下位6ビットが2ビットでオクターブ名を且つ4ビットでノート名を表わすことによりキーコード(音高に対応)を表現する。また、運指データは、第3図(d)に示すように上位2ビットが「01」で運指マークを表わし、常に「0」である最下位ビットを除く下位5ビットでどの指を使うべきか使用指(運指)を各ビットに対応して表現する。さらに、符長データは第3図(c)に示すように上位2ビットが「00」で符長マークを表わし、下位6ビットが音符の長さを表現する。そして、終りデータは、第3

(5)

(6)

図(d)に示すように上位2ビットが「11」で命令マークを表わし、下位6ビットがすべて「1」で自動演奏の終りを表現する。なお、休符はロッデータのキーコードビットをすべて「0」にすると共に符長データを休符長に設定することにより表現できる。

所定の模範演奏曲に対応して上記のような演奏情報を記憶したRAM10は、自己復帰型押ボタンスイッチからなるスタート指令スイッチ12のオン操作によりデータ読出しが開始される。すなわち、スイッチ12をオンすると、システムクロック信号μに同期して微分回路14がスイッチ12のオン信号を立上り微分し、微分出力バルスを発生する。初期状態でセットされているストップ制御用のR-Sフリップフロップ16は、微分回路14が微分出力バルスを発生する前にORゲート18を介して出力Qをアドレスカウンタ20のリセット入力端Rに供給してカウンタ20をリセットさせているが、微分回路14が微分出力バルスを送出すると、その微分出力バルスはフリップフロップ16をリセットさせる

(7)

チ回路30が並列6ビットのキーコード信号をラッチする。そして、このラッチされたキーコード信号は後述する楽音形成部に供給されて楽音の自動演奏を可能にする。

U.Kマーク検出回路28からの検出信号はD-フリップフロップ32でクロック信号μの1ビットタイム分遅延した信号に変換され、ラッチ回路34にラッチ指令信号Lとして供給される。ラッチ回路34はその入力端にRAM10からの読出データのうちの最下位ビットを除く下位5ビットの使用指信号が供給されており、D-フリップフロップ32からラッチ指令信号が送出される時点(すなわちU.Kマークの検出時点からクロック信号μの1ビットタイム遅れた運指データ読出時点)で並列5ビットの使用指信号をラッチする。そして、このラッチされた使用指信号は後述する運指表示部に供給されて運指表示を可能にする。なお、使用指信号のラッチは、運指マーク検出回路を設けてこの検出回路からの検出信号に応じて行なうようにしてもよい。

(9)

と同時にORゲート18を介してカウンタ20のリセットを解除する。そして、これと同時に微分回路14からの微分出力バルスはORゲート22を介して歩進制御用のR-Sフリップフロップ24のセット入力端Sに供給され、フリップフロップ24をセットさせる。このため、フリップフロップ24の出力Mで制御されるANDゲート26はクロック信号μを導通させてアドレスカウンタ20のクロック入力端CKに供給するようになり、カウンタ20はクロック信号μを順次にカウントアップしてRAM10のアドレス入力端Addにアドレス信号を送出する。従つて、RAM10からは、第2図に示すように第1組D₁のU.Kデータ、運指データ、符長データが順次に並列的に読出される。

RAM10から読出された並列8ビットのU.Kデータはその上位2ビットがU.Kマーク検出回路28に且つその下位6ビット(キーコード信号)がラッチ回路30にそれぞれ供給されるようになつておき、検出回路28がU.Kマークを検出すると、その検出信号をラッチ指令信号Lとして受信するラッ

(8)

運指データの読出時点からクロック信号μの1ビットタイム遅れた時点で、RAM10からは符長データが読出される。この符長データはその上位2ビットが符長マーク検出回路36に供給されると共に下位6ビット(長さ信号)がラッチ回路38に供給される。そして、ラッチ回路38は、検出回路36が符長マークを検出したとき、その検出信号に応じて長さ信号をラッチし、このラッチされた長さ信号は比較回路40の一方の入力端Aに供給される。

ところで、符長マーク検出回路36からの検出信号は、歩進制御用R-Sフリップフロップ24のリセット入力端R及び符長カウンタ42のリセット入力端RESETにそれぞれ供給されており、検出回路36で符長マークを検出したとき、これらのフリップフロップ24及びカウンタ42はリセットされるようになつている。このため、符長マークが検出されると、フリップフロップ24のリセットによりANDゲート26が非導通になり、クロック信号μのアドレスカウンタ20への供給を阻止する。従つて、こ

(10)

のとき、アドレスカウンタ20は一時的に計数動作を停止し、RAM10からのデータ読出しも一時的に停止される。一方、符長カウンタ42は、符長マーク検出回路36からの検出信号によってリセットされた後、オートリズム発生回路44からのテンボクロック信号を計数し、その計数出力を比較回路40の他方の入力端Bに供給する。

比較回路40は入力端Aに供給される長さ信号と入力端Bに供給される計数出力を比較し、両者が一致したときに一致信号E_Qを発生する。この一致信号E_Qは、微分回路46によりクロック信号E_Qに同期した立上り微分バルスに変換され、その微分バルスはORゲート22を介して歩進制御用R-Sフリップフロップ24をセットするようになると、アドレスカウンタ20には再びANDゲート26を介してクロック信号E_Qが供給されるようになり、カウンタ20からのアドレス信号によりRAM10からは第2図に示す第2組D₂のデータが順次に読出される。

(11)

カウンタ20はフリップフロップ16の出力Qによりリセットされ、初期状態に戻り、それによつてRAM10からの一連の情報読出しが終了する。なお、フリップフロップ16の出力Qはオートリズム発生回路44に供給されてリズム音信号の形成タイミングを制御するようになつてゐるが、この点はオートリズム発生回路44の内部構成に関連して後述する。

さて、上記のようにしてラッチ回路30から送出されるキーコード信号ACKCは自動演奏を可能にするため楽音形成回路50に供給されており、この楽音形成回路50には、上鍵盤52の多数の鍵にそれぞれ連動する多数のキースイッチをそなえたキースイッチ回路54から押された鍵を示すキーコード信号ACKCも供給されている。楽音形成回路50はキーコード信号ACKC及びACKCに応じてそれぞれ楽音信号を合成し、混合するように構成されており、特に両キーコード信号ACKC及びACKCが一致するたびにキーコード信号ACKCに基づく楽音信号の音量特性を変化させるようになつてゐる点が特徴である。なお、楽音形成回路50の具体例

(13)

以上のような動作の結果、ラッチ回路30及び34における最初の組D₁のデータの保持期間は、ラッチ回路38でラッチした長さ信号が表わす音符長にほぼ対応したものとなり、最初の音符に対応した演奏情報がその音符の長さに対応した期間だけ出力されづけたことになる。この後は、同様にして第2図の第2組D₂～D_nのデータを順次に読出せば、所望の模範演奏曲を奏出するに必要な一連の演奏情報がすべて得られることになる。

ここで、第2図の最後の組D_nの符長データの読出しが終り、微分回路46からの微分バルスによりフリップフロップ24がセットされると、アドレスカウンタ20はANDゲート26を介して供給されるクロック信号E_Qを計数して終りデータ読出用アドレス信号をRAM10に送出する。このため、RAM10からは第2図及び第3図(d)に示したような終りデータが読出され、終り検出回路48に供給される。終り検出回路48は終りデータを検出し、その検出信号でストップ制御用R-Sフリップフロップ16をセットさせる。このため、アドレスカ

(12)

は、第4図又は第5図について後述する。

ラッチ回路30からの自動演奏用キーコード信号ACKCはデコーダ56を介してランプ回路58にも供給される。ランプ回路58は、上鍵盤52の各鍵に埋設するか又は各鍵の近傍に配設した多数のランプを含み、キーコード信号ACKCをデコードした信号に応じて各ランプを選択的に点灯駆動することにより押鍵位置を練習者に可視表示するようになつてゐる。なお、デコーダ56に付設したスイッチ56aは押鍵位置表示を行なうか否かを選択するためのもので、このスイッチ56aの閉成によりデコーダ56にイネーブル信号ENを供給すると、押鍵位置表示が可能になる。

ラッチ回路34からの使用指信号はゲート回路60を介してランプ回路62に供給されており、ランプ回路62は上鍵盤52の近傍に配置した右手マーク64の各指毎に設けたランプを使用指信号に応じて選択的に点灯駆動することにより運指状態を練習者に可視表示するようになつてゐる。なお、ゲート回路60に付設したスイッチ60aは運指表示を行な

(14)

りか否かを選択するためのもので、このスイッチ60の閉成によりゲート回路60を導通させると、運指表示が可能になる。

オートリズム発生回路44は、楽音形成回路50においてキーコード信号ACKCに基づく自動演奏に伴つて自動的にリズム音を奏出すべく設けられたものであり、テンポクロック信号源70と、この信号源からのテンポクロック信号を計数するカウンタ72と、希望する特定のリズム（例えは、ワルツ、ルンバ、マンボなど）を選択するためのリズムセレクタ74と、カウンタ72の計数出力を動的アドレス信号とともにリズムセレクタ74の出力信号を静的アドレス信号として特定の選択されたリズムに対応するリズムバーンバルス信号を送出するリズムバーンメモリ76と、このメモリからのリズムバーンバルス信号に応じて例えはバスドラム、スネアドラム、シンバル等のリズム音源を駆動してリズム音信号を発生するリズム音源回路78とをそなえ、リズム音信号を送出するか否かをスイッチ44で適宜選択できるようになつている。

(15)

デコーダ104から音名指定信号が供給されており、この音名指定信号に応じて開閉回路102は指定された音名に対応する音源信号を開閉導出する。

開閉回路102から送出される開閉出力信号は音量変更回路106に供給され、ここでキーコード信号ACKC及びEKCの一一致たびに音量が増大するよう所定の振幅エンベロープが付加されると共に音色形成される。比較回路108はキーコード信号ACKCとEKCとを比較して両者が一致するたびに一致信号を音量変更回路106に供給して上記の振幅エンベロープ付加を可能にするものである。

鍵盤操作に基づくキーコード信号EKCはデコーダ110で音名指定信号に変換され、開閉回路112に供給される。開閉回路112は、前述の音源回路100からの音源信号をデコーダ110からの音名指定信号に応じて開閉導出するようになつており、その開閉出力信号は音色回路114で音色形成される。

音量変更回路106から送出される楽音信号と音

なみ、カウンタ72は、前述のストップ制御用R-Sフリップフロップ16の出力Qをイネーブル信号ENとして受信するようになつてゐるので、該出力Qが「1」である自動演奏期間中は常にリズム音信号が形成される。

楽音形成回路50から発生される楽音信号と、オートリズム発生回路44から発生されるリズム音信号とはそれぞれ抵抗80、82を介して混合された形でサウンドシステム84に供給され、ここで楽音として発音される。なお、楽音形成回路50からの楽音信号と、オートリズム発生回路44からのリズム音信号とはそれぞれ別個のサウンドシステムで発音せらるようにもよい。

次に、第4図を参照して楽音形成回路50の一例を説明する。

音源回路100は、発音予定のすべての音に対応した周波数をそれぞれ有する多数の矩形波音源信号を並列的に発生するもので、これらの音源信号は開閉回路102に供給される。開閉回路102には、自動演奏用キーコード信号ACKCをデコードする

(16)

色回路114から送出される楽音信号とは音量バランス調整用可変抵抗器116に供給され、この可変抵抗器116で適宜音量バランスを調整された形で前述のサウンドシステム84（第1図）に供給される。

ここで、音量変更回路106の詳細を説明すると、この回路106は、開閉回路102からの開閉出力信号を2つの信号路で別々に処理し、各々の信号路の出力を加算又は混合して楽音信号を形成するようになつてゐる。すなわち、開閉回路102からの開閉出力信号は、第1の信号路において可変抵抗器120で適宜音量調整され、音色回路122で音色形成されると共に、第2の信号路において電圧制御型可変利得アンプ（VCA）124で所定の振幅エンベロープを付加され、音色回路126で前述の音色回路122とは異なる音色になるよう音色形成される。そして、音色回路122からの楽音信号と音色回路126からの楽音信号とがそれぞれ抵抗128と130とを介して混合されることにより音量変更回路106の出力としての楽音信号が形成される。

(18)

(17)

キーコード信号 A K C 及び E K C の一致に伴つて所定の振幅エンベロープ付加を行なうべく VCA 124 を制御するための回路において、132 は +V₁ の電圧源につながれ比較回路 108 の出力で制御される制御スイッチ(SW)回路、134 は制御スイッチ回路 132 がオンしたとき +V₁ の電圧で充電されるコンデンサ、136 はコンデンサ 132 に並列接続した抵抗、138 はコンデンサ 132 に並列接続した制御スイッチ回路、140 は比較回路 108 の出力を反転した信号で制御スイッチ回路 138 を制御するインバータであり、VCA 124 を制御するための信号 C N はコンデンサ 134 と制御スイッチ回路 132 との接続点から取出されるようになつてゐる。

いま、キーコード信号 A K C と E K C が発音期間中のある期間一致したものとすると、比較回路 108 が一致出力信号を発生するので制御スイッチ回路 132 はその一致期間中オンし、制御スイッチ回路 138 はその一致期間中オフする。このため、一致期間中コンデンサ 134 は +V₁ の電圧で充電され、制御信号 C N は実線で示すように方形波状の

(19)

特開昭56- 47084(6)
信号として VCA 124 に供給される。従つて、VCA 124 は開閉回路 102 からの開閉出力信号に方形波状の振幅エンベロープを付加するようによつて作用する。

一方、上記した制御回路は、比較回路 108 の出力を立上り微分回路 142 を介して制御スイッチ回路 132 に加えるように変更することもできる。この場合には、制御スイッチ回路 132 が比較回路 108 からの一致出力信号の立上り時点で微分回路 142 からの微分出力バルスの幅に相当する短時間のあいだオンするだけであるため、コンデンサ 134 は一旦 +V₁ で充電された後抵抗 136 を介して徐々に放電するようになり、制御信号 C N は破線で示すように徐々に減衰する波形になる。従つて、VCA 124 は図中に例示してあるようにキーコード一致期間中徐々に減衰するような振幅エンベロープを開閉回路 102 からの開閉出力信号に付加するようによつて作用する。

第 5 図は、他の実施例による楽音形成回路 50' を示すもので、第 4 図における同一部分には同

(20)

一符号を付してその詳細な説明を省略する。第 5 図の回路の特徴とするとところは、音量変更回路 106' を開閉回路 102 からの開閉出力信号の振幅エンベロープが 1 つの VCA 150 で制御されるよう構成したことである。VCA 150 を制御するための回路において、151 はデコーダ 104 のすべての音名指定信号を OR 演算していくずれかの音名指定があつたことを示す音名指定存在信号 A K O N を発生する OR ゲート、152 は比較的低い +V₁ の電圧源に接続され音名指定存在信号 A K O N で制御される制御スイッチ回路、154 は比較的高い +V₂ の電圧源に接続され比較回路 108 の出力で制御される制御スイッチ回路、156 は制御スイッチ回路 152 又は 154 がオンしたとき +V₁ 又は +V₂ で充電されるコンデンサ、158 はコンデンサ 156 に並列接続された比較的大きい値の抵抗、160 は一端がコンデンサ 156 と制御スイッチ回路 154 との接続点に接続された比較的小さい値の抵抗、162 は抵抗 160 の他端と接地点との間に接続された制御スイッチ回路、164 は比較回路 108 の出力を反

転した信号で制御スイッチ回路 162 を制御するインバータであり、VCA 150 を制御するための信号 C N' はコンデンサ 156 と制御スイッチ回路 154 との接続点から取出されるようになつてゐる。なお、このような制御回路配置に伴い、音色回路 118 は可変抵抗器 116 の次段に設けてある。

いま、キーコード信号 A K C がいずれかの音名を指定したものとすると、音名指定存在信号 A K O N により制御スイッチ回路 152 がオンし、コンデンサ 156 は比較的低い +V₁ の電圧で充電される。次に、キーコード信号 A K C と E K C との一致が比較回路 108 で検出されたものとすると、比較回路 108 からの一致出力信号により制御スイッチ回路 154 がオンし、コンデンサ 156 は比較的高い電圧 +V₂ で追加充電される。そして、キーコード信号 A K C 及び E K C の一致時間が終ると、制御スイッチ回路 154 がオフするので、コンデンサ 156 は抵抗 160 及び制御スイッチ回路 162 を介して +V₂ のレベルまでみやかに放電し、さらに音名指定がなくなると制御スイッチ回路 152 が

(21)

(22)

オフするので、コンデンサ 156 は抵抗 160 及び制御スイッチ回路 162 を介して接地レベルまでみやかに放電する。このため、制御信号 C N' は実線で示すように 2 段方形波の形で発生される。従つて、このような制御信号 C N' で制御される VCA 150 は、発音期間中においてキーコード一致期間で特に音量が増すように開閉出力信号に振幅エンベロープを付加する。

一方、上記した制御回路は、比較回路 108 の出力を立上り微分回路 166 を介して制御スイッチ回路 154 に加えるように変更することもできる。この場合には、制御スイッチ回路 154 が比較回路 108 からの一致出力信号の立上り時点で短時間オンするだけであるため、コンデンサ 156 は一旦 +V_s で充電された後抵抗 136 を介して徐々に放電するようになり、制御信号 C N' は破線で示すように一致期間中徐々に減衰する波形となる。従つて、VCA 150 はキーコード一致期間中徐々に減衰するような形の振幅エンベロープを開閉出力信号に付加する。

(23)

好都合である。

第7図は、この発明の他の実施例による電子楽器を示すもので、その特徴とするとところは、演奏情報の発生及び楽音形成部の制御のためにマイクロコンピュータを使用する点にあり、得られる作用効果は前述例の電子楽器と実質的に同一である。

第7図において、200 は磁気カード又は磁気テープなどに演奏情報を記録した外部記録装置であり、202～232 はマイクロコンピュータの機能をハードウェアで表現したものである。すなわち、202 は外部記録装置 200 に対するインターフェイス回路、204 は各種の命令及びデータが流通するコモンバス、206 は命令を解説して必要な処理を行なう中央処理ユニット(CPU)、208 は動作なし処理プログラムを記憶するプログラムメモリ(RAM)、210 は第8図に示すような各種のデータを記憶するデータメモリ(RAM)、212 は演奏情報をデータメモリ 210 に書込むための選択又は制御スイッチを含む第1の制御スイッチ群、214 は第1の制御スイッチ群 212 とコモンバス

(25)

上記したこの発明の電子楽器によれば、例えば第6図(a)に示すようなキーコード信号 A K C による自動演奏を追つかける形で第6図(b)に示すように鍵盤演奏(キーコード信号 E K G による楽音奏出)を行なうことができ、しかもその際に第6図(c)、(d)に示すようにキーコードの一一致期間中音量が増すように発音エンベロープが制御されるのでその音量変化から練習者は容易に自己の演奏が適正になされていることを知ることができる。また、第4図の実施例の場合には、音色回路 122 及び 126 が並列的に2系統設けられていて音量変化の他に音色変化も伴うようになつてるので、練習者は一層容易に正解演奏の判断をなしうるものである。さらに、必要に応じて押鍵位置や運指状態を可視表示させることにより演奏練習の助けとすることもできる。なお、上記電子楽器は、上記した練習用としての使い方の他に特殊な使い方として自動演奏と鍵盤演奏との合奏を行なうために使用することもできる。この場合には、キーコード一致による音量変化を減らすかなくすれば一層

(24)

204 との間に介在するインターフェイス回路、216 は各種のモード指定スイッチ及び演奏スタートスイッチを含む第2の制御スイッチ群、218 は第2の制御スイッチ群 216 とコモンバス 204 との間に介在するインターフェイス回路、220 は第9図に示すような各種のレジスタを含むワーキングメモリ(RAM)、222 は楽音形成部に対する出入力インターフェイス回路である。

出入力インターフェイス回路 222 においては、自動演奏用のリズムデータ(キーコード信号)を出力するリズム出力レジスタ 224 と、鍵盤操作によるリズムデータ(キーコード信号)を取込むリズム入力レジスタ 226 と、レジスタ 224 及び 226 のキーコード信号を比較した結果として両者の一致が検出された場合に一致信号を出力する一致レジスタ 228 と、運指データ(使用指信号)を出力する運指出カレジスタ 230 と、テンポクロック信号 T P を取込み且つリズムスタート信号 S T を出力するリズム制御レジスタ 232 とが設けられている。

自動演奏にあたつては、予め第1の制御スイッ

(26)

チ群 212 中のスイッチを操作して外部記録装置 200 からデータメモリ 210 に第 8 図に示すような各種データを転送し、記憶させる。第 8 図のデータフォーマットにおいて、符長、リズム、運指、ブレーク、終りの各データは第 9 図に例示するようにいずれも 8 ビットであり、上位 2 ビットが命令マークを表わし、下位 6 ビットがデータ内容を表わす。符長データは、前述した第 2 図の場合とは異なり各データ組毎に先頭に配置され、63通りの音符長をバイナリコードで表わすようになつてゐる。そして、終りデータの前には全ビット「0」の符長データが配置されて最終音符の奏出を確保するようになつてゐる。リズムデータ及び運指データはそれぞれキーコード（音高）及び使用指を表わすもので、前述した第 2 図のものと同様である。また、終りデータも全ビット「1」で演奏終了を表わし、第 2 図のものと同様である。ブレークデータは第 2 図にはなかつたもので、同一音符が続く場合に先に発音される音符を一旦切る目的で用いられるものである。すなわち、同一音符が続く場

(27)

ータメモリ 210 からネクストレジスタ群にデータを転送すること、(3)ブレークデータがない場合はネクストレジスタ群の所定のレジスタ（第 9 図 Br に対応するもの）をクリアすること、(4)ポインタレジスタを次の符長データの番地で停止させることである。

次に、第 10 図を参照して流れの詳細を説明する。まず、演奏スタートスイッチの操作によりスタートした後、「イニシャルセット」を行ない、さらに 2 回の「データ読出し」を行なうことによりエキジビットレジスタ群に最初の音符に対応する 1 組のデータを入れると共に、ネクストレジスタ群には 2 番目の音符に対応する 1 組のデータを入れる。このとき、ポインタレジスタは 3 番目の音符に対応する符長データの番地でとまる。次に、リズム制御レジスタ 232 に C P U 206 から「1」を入れることによりリズムスタート信号 R T を発生させる。この後、エキジビットレジスタ群を調べて終りデータがあるか否か判定する。この場合は、最初のデータであるので、終りは検出されないか

(28)

特開昭 56-47084(8)
合には先に発音される音符に対応する演奏情報にブレークデータを加え、その下位から 4 ビット目、つまり第 9 図 Br の位置を「1」にしておくことにより同一音符が連続的に発音されるのを防止するものである。

さて、自動演奏は第 2 の制御スイッチ群 216 中の演奏スタートスイッチを操作することによつて開始され、第 10 図に示すような流れで遂行される。第 10 図において、「イニシャルセット」と「データ読出し」はサブルーチンによつて行なわれるもので、各自の内容は次の通りである。すなわち、「イニシャルセット」は第 9 図のワーキングエリアにおいて、(1)ネクスト (NEXT) レジスタ群及びエキジビット (EXHIBIT) レジスタ群をクリアすること、(2)ポインタレジスタをデータ先頭番地にセットすること、(3)符長レジスタ (カウンタ) 及びテンボレジスタ (カウンタ) をクリアすることであり、「データ読出し」は(1)ネクストレジスタ群のデータをエキジビットレジスタ群に転送すること、(2)ポインタレジスタを順次歩進させ、デ

(28)

ら、次にエキジビットレジスタ群内のリズムデータ（キーコード信号）及び運指データ（使用指信号）をそれぞれリズム出力レジスタ 224 及び運指出力レジスタ 230 に転送し、楽音形成部側へ出力させる。そして、エキジビットレジスタ群内の符長データ（長さ信号）を符長レジスタにセットする。

次に、リズム入力レジスタ 226 に鍵盤操作によるリズムデータ（キーコード信号）を読み込み、その読み込まれたリズムデータと先にリズム出力レジスタ 224 に入れておいた自動演奏用リズムデータとを比較してキーコードが一致しているか否か判定する。そして、キーコードが不一致の場合には、一致レジスタ 228 をクリアし、キーコードが一致している場合には、一致レジスタ 228 に「1」をセットし、キーコード一致信号 EQ を発生させる。この一致信号は、後述する楽音形成部においてリズム出力レジスタ 224 からのキーコード信号による楽音信号の音量を変化させるのに使用される。

この後は、テンポクロック信号 TP のパルスを計数して符長レジスタにセットされた音符長さを

(30)

測定する。この音符長測定は、クロック信号TPの4パルスに相当する16分音符の長さを最小単位として行なわれ、その測定期間がUE出力レジスタ224からのキーコード信号による楽音信号の発音期間に対応するようになつてゐる。

音符長測定にあたつては、まずリズム制御レジスタ232にテンポクロック信号TPを周期的に読み込み、そのとなり合う取込周期毎に信号TPのレベルを比較して信号TPが立上つたか否か判定する。信号TPの立上りが検出されなければ、前述のUEデータ読み込み、キーコード一致判定及び一致レジスタの制御の一連の処理をくりかえす。このような処理をくりかえしているうちに、信号TPの立上りが検出されるから、その検出信号に応じてワーキングエリア内のテンポレジスタに1を加算する。これは、テンポクロック信号TPのパルスを1個計数したことを意味する。次に、符長レジスタにセットした音符長が2以上であるか否か判定し、この結果、音符長が2以上である場合にはテンポレジスタ内の信号TPのパルス数が

(31)

理は3回くりかえされ、それによつて符長レジスタの内容は1になる。

一方、上記処理の結果として又は最初から音符長が2以下(すなわち1)であることが検出された場合には、前述したようにTP≥2か否かの判定を行なう。この場合、1回目の判定では必ずTP≤2であるから、再び前述のUEデータ読み込み乃至TP≥2かの判定を行ない、2回目の判定でTP≥2の条件が満足されると、ブレークデータの特定ビットBrが「1」か否かの判定を行なう。そして、Br=1であれば、UE出力レジスタ224をクリアして発音中の音符を一旦発音させないようにする。またBrが「1」でない場合(同一音符がつづかない場合)には、テンポレジスタを調べてTP≥4か否かを判定する。このような判定は、Br=1の場合にUE出力レジスタ224をクリアした後でも行なう。

このTP≥4か否かの最初の判定では、TP≥4の条件が満足されていることはないので、前述のUEデータ読み込みからTP≥2かの判定を経て

(33)

4以上か否か(TP≥4か)判定する処理に移り、音符長が2より小さい、つまり1である場合にはテンポレジスタ内の信号TPのパルス数が2以上か否か(TP≥2か)判定する処理に移る。ここで、音符長が2以上ということは、符長レジスタにセットされた音符長が16分音符より長いことを意味し、反対に音符長が2より小さいということは、符長レジスタにセットされた音符長が16分音符に相当することを意味する。

音符長が2以上の場合には、TP≥4の条件が満足されるまで前述のUEデータ読み込み乃至TP≥4かの判定をくりかえし、TP≥4の条件が満足されたときは、符長レジスタから1を減算(ダウンカウント)すると共にテンポレジスタをクリアする。そして、符長レジスタの内容が1だけ減らされた状態で再び前述のUEデータ読み込み乃至TP≥4かの判定を行ない、このような処理を符長レジスタの内容が1になるまでくりかえす。例えば、符長レジスタにセットされた音符長が4である(4分音符に相当する)場合には、上記処

(32)

TP≥4かの判定に至る一連の処理をTP≥4の条件が満足されるまでくりかえす。そして、TP≥4の条件が満足されたときにテンポレジスタをクリアして一連の音符長測定を終了する。

上記のような音符長測定が終ると、再び「データ読出し」を行ない、エキジビットレジスタ群には2番目の音符に対応するデータを且つネクストレジスタ群には3番目の音符に対応するデータをそれぞれ入れて、上記したと同様の処理を行ない、以下3番目以降の音符に対応するデータについても同様の処理をくりかえす。そして、最終音符に対応するデータを「データ読出し」したときも同様の処理を行なうが、このときは、ポインタレジスタが終りデータの前の符長データ(全ビット「0」)の番地でとまり、最終音符長の測定を可能にする。この音符長測定が終ると、最後の「データ読出し」が行なわれ、エキジビットレジスタ群には全ビット「0」の符長データと全ビット「1」の終りデータが入る。そして、前述したと同様にリズム制御レジスタ232からのリズムスタート信号

(34)

DTの送出を継続させた後、エキジビットレジスタ群を調べて終りか否か判定すると、終りが検出されるので、入出力インターフェイス回路 222 内の全レジスタをクリアし、一連の自動演奏処理をストップする。

次に、上記のようなコンピュータ動作によつて制御される楽音形成部について説明する。

音源回路 240 から送出される音源信号は、リズム出力レジスタ 224 からのキーコード信号をデコーダ 242 でデコードして形成した音名指定信号と共に開閉回路 244 に供給され、開閉回路 244 は音名指定信号によつて指定される音名に対応した音源信号を開閉導出する。開閉回路 244 からの開閉出力信号は、先に第 4 図に示したものと同様な構成の音量変更回路 246 に供給され、ここで一致レジスタ 228 からの一致出力信号 EQ に応じてキーコード一致期間中音量が増すような振幅エンベロープを付加されると共に音色形成される。

一方、上鍵盤 248 の各鍵に運動するキースイッチ回路 250 からのキーコード信号は、前述のリズム

(35)

トリズム発生回路 257 から送出されるリズム音信号とはそれぞれ抵抗 258、260 を介して混合された形でサウンドシステム 262 に供給され、発音される。

ところで、デコーダ 242 からの音名指定信号は押鍵位置表示選択スイッチ 264 a を閉成したときゲート回路 264 を介してランプ回路 266 に供給される。このランプ回路 266 は第 1 図に示したものと同様のもので、上鍵盤 248 の各鍵毎に設けたランプを音名指定信号に応じて選択的に点灯駆動することにより自動演奏に伴つて押鍵位置を可視表示する。

また、運指出力レジスタ 230 からの使用指信号は運指表示選択スイッチ 268 a を閉成したときゲート回路 268 を介してランプ回路 270 に供給される。このランプ回路 270 も第 1 図に示したものと同様のもので、右手マーク 272 の各指毎に設けたランプを使用指信号に応じて選択的に点灯駆動することにより使用すべき指を可視表示する。

以上にこの発明を実施例について詳述したが、

(37)

特開昭56-47084(10)
入力レジスタ 226 に供給されるようになつていると共に、デコーダ 252 を介して音名指定信号に変換されて開閉回路 254 に供給されるようになつてゐる。開閉回路 254 は、音源回路 240 から供給される音源信号のうち、デコーダ 252 からの音名指定信号によつて指定される音名に対応した音源信号を開閉導出する。開閉回路 254 からの開閉出力信号は音色回路 255 に供給され、適宜音色形成される。

音量変更回路 246 及び音色回路 255 からそれぞれ送出される楽音信号は音量バランス調整用可変抵抗器 256 を介してサウンドシステム側へ導出される。

オートリズム発生回路 257 は、第 1 図に示したものと同様に構成されるもので、リズム制御レジスタ 232 にテンボクロック信号 TP を供給すると共にそこからのリズムスタート信号 ST に応じて自動的にリズム音信号を発生するようになつてゐる。

可変抵抗器 256 から導出される楽音信号とオーバー

(36)

この発明が上記実施例にのみ限定されることなく種々改変した形で実施できることは勿論である。例えば、演奏情報には、上述したリズムデータのみならず、下鍵盤(LK)及び/又は足鍵盤(PK)等のデータを含めて伴奏音の自動奏出を可能にしてもよく、さらには音色制御情報やトレモロ、ピブラー等の効果情報を含ませてもよい。

上記したこの発明によれば、発生楽音の音量変化から演奏の正解を知ることができるので、単にランプ等で押鍵位置を表示するのに比較して音楽的に好ましく、聴音能力の向上が促進されると共に正確に演奏する習慣がつきやすいなど優れた効果が得られる。

図面の簡単な説明

第 1 図は、この発明の一実施例による電子楽器を示す回路図、

第 2 図及び第 3 図(a)~(d)は、第 1 図の楽器で用いるデータフォーマットを示す図、

第 4 図及び第 5 図は、第 1 図の楽器の楽音形成

(38)

回路の異なる実施例を示す回路図、

第6図は、第4図又は第5図の回路の動作説明図、

第7図は、この発明の他の実施例による電子楽器を示す回路図、

第8図は、第7図の楽器で用いるデータフォーマントを示す図、

第9図は、第7図の楽器のワーキングエリア内配置図、

第10図は、第7図の楽器の動作を説明するためのフローチャートである。

10…演奏情報記憶用RAM、

50、50'…楽音形成回路、

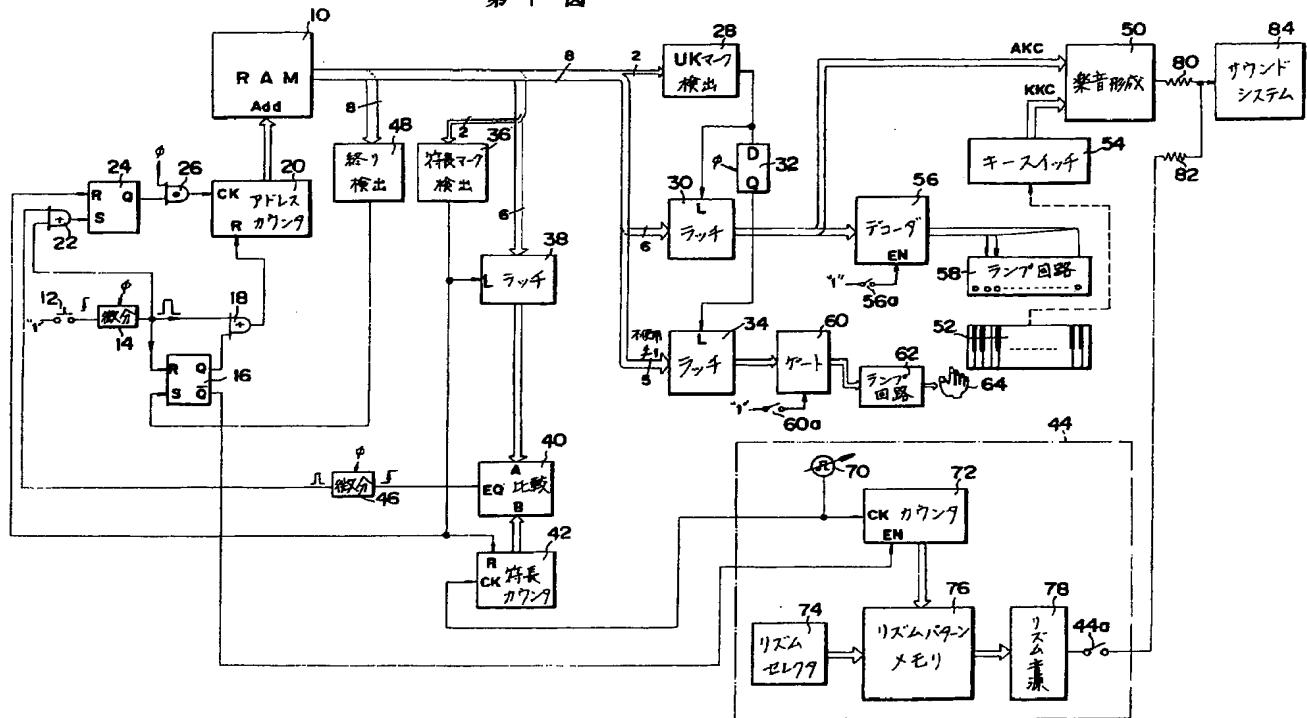
106、106'…音量変更回路。

出願人 日本楽器製造株式会社

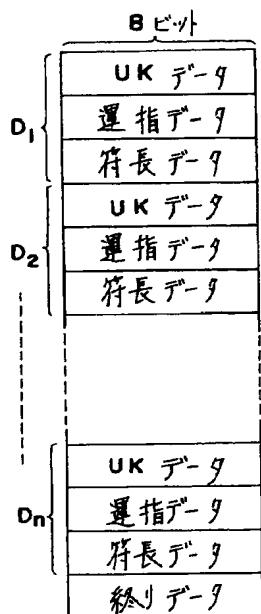
代理人 弁理士 伊沢 敏昭

(39)

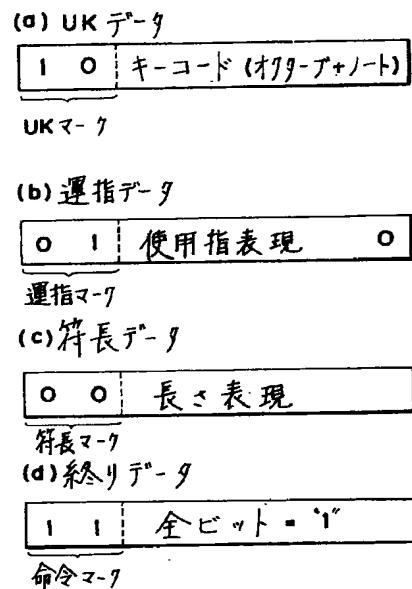
第1図



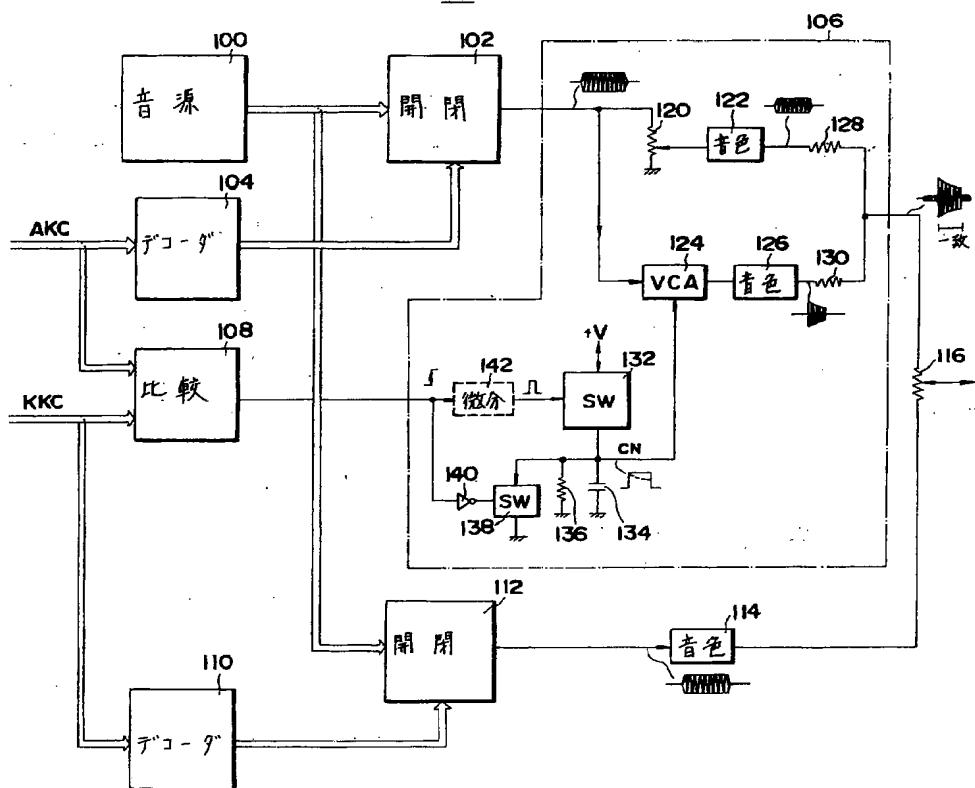
第2図

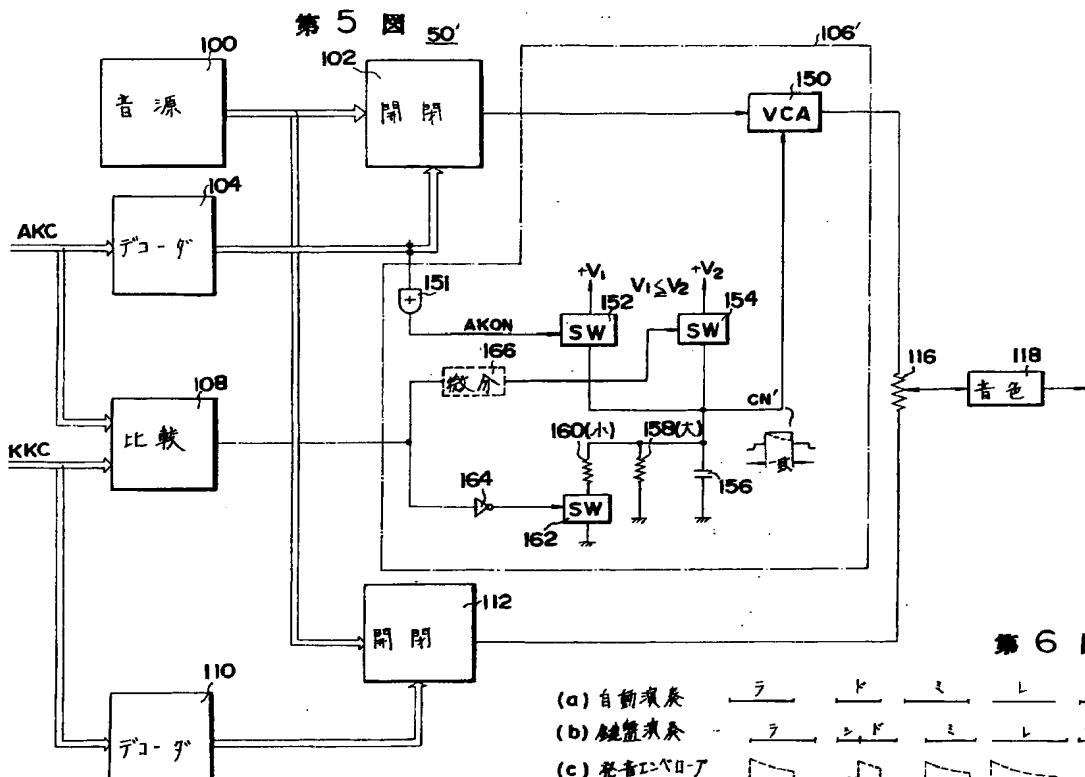


第3図

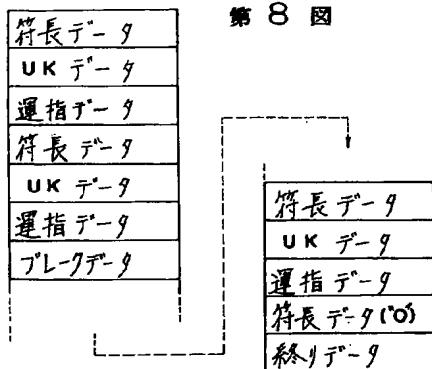


第4図 50

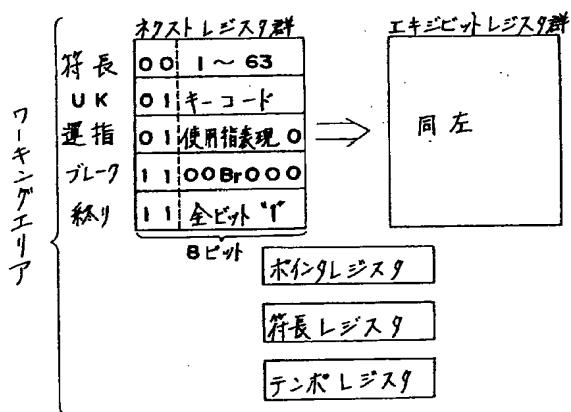




第8図



第9図



第10図

